

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/004138

International filing date: 03 March 2005 (03.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-060585
Filing date: 04 March 2004 (04.03.2004)

Date of receipt at the International Bureau: 14 April 2005 (14.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

23.3.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 3月 4日
Date of Application:

出願番号 特願2004-060585
Application Number:

[ST. 10/C] : [JP2004-060585]

出願人 昭和電工株式会社
Applicant(s):

2005年 2月 28日

特許庁長官
Commissioner,
Japan Patent Office

小川

洋

【書類名】 特許願
【整理番号】 PSDT4212
【提出日】 平成16年 3月 4日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 33/00
【発明者】
【住所又は居所】 千葉県千葉市緑区大野台一丁目1番1号 昭和電工株式会社 研究開発センター（土気）内
【氏名】 小早川 真人
【発明者】
【住所又は居所】 千葉県千葉市緑区大野台一丁目1番1号 昭和電工株式会社 研究開発センター（土気）内
【氏名】 友澤 秀喜
【発明者】
【住所又は居所】 千葉県市原市八幡海岸通り5番1号 昭和電工株式会社 研究開発センター（千葉）内
【氏名】 三木 久幸
【特許出願人】
【識別番号】 000002004
【氏名又は名称】 昭和電工株式会社
【代理人】
【識別番号】 100070378
【弁理士】
【氏名又は名称】 菊地 精一
【手数料の表示】
【予納台帳番号】 054634
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9722913

【書類名】特許請求の範囲

【請求項1】

p型不純物を含み、p型の伝導性を示す窒化ガリウム(GaN)系化合物半導体層(p型層)を備えてなる、窒化ガリウム系半導体素子に於いて、p型層は表層部とそれより内部の深底部からなり、深底部はp型不純物と、p型の伝導性を失わない範囲で水素とを共存させた領域であり、表層部は、III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む領域を有することを特徴とするp型層を含む窒化ガリウム系半導体素子。

【請求項2】

p型層の深底部の厚さがp型層の厚さの40～99.9%である請求項1に記載の窒化ガリウム系半導体素子。

【請求項3】

p型層の深底部の水素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である請求項1又は2に記載の窒化ガリウム系半導体素子。

【請求項4】

深底部の水素濃度が不純物濃度以下であることを特徴とする請求項1～3のいずれか1項に記載の窒化ガリウム系半導体素子。

【請求項5】

III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む領域の厚さがp型層の表面から1～10nmの範囲である請求項1～4のいずれか1項に記載の窒化ガリウム系半導体素子。

【請求項6】

p型層の表層部の表面にGaN元素が析出していることを特徴とする請求項1～5のいずれか1項に記載の窒化ガリウム系半導体素子。

【請求項7】

p型層の表面に、III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む窒化ガリウム系半導体材料が接合されている、ことを特徴とする請求項1～6のいずれか1項に記載のp型層を含む窒化ガリウム系半導体素子。

【請求項8】

p型層の表面に接合されている窒化ガリウム系材料が非化学論的な原子比率の磷化ホウ素(BP)である請求項7に記載の窒化ガリウム系半導体素子。

【書類名】明細書

【発明の名称】窒化ガリウム系半導体素子

【技術分野】

【0001】

本発明は、発光ダイオード（L E D）、レーザーダイオード（L D）やp i n型受光素子等のp型窒化ガリウム系半導体層を備えた窒化ガリウム系半導体素子に関する。

【背景技術】

【0002】

組成式 $A_{1-x}G_aY_{1-x}N$ ($0 \leq x, Y, Z \leq 1, X+Y+Z=1$) 等で表記される窒化ガリウム（GaN）系半導体材料は、短波長可視光から紫外光領域に相当するエネルギーの直接遷移型のバンドギャップ（band gap）を有するため、従来から、青色、緑色、或いは紫外L E DやL D等のp n接合型構造の発光素子を構成するに利用されている（例えば、特許文献1参照）。

【0003】

p n接合型窒化ガリウム系半導体発光素子を構成するための、p型伝導性のGaNとして添加して形成されている。例えば、GaN層にイオン注入手段に依り、マグネシウム（Mg）や亜鉛（Zn）等の第II族不純物を添加する技術が既に開示されている（例えば、特許文献2参照）。

【0004】

第II族不純物を添加した窒化ガリウム系半導体層は、しかしながら、そのままでp型の伝導を呈する良導層とは一般にならない。この原因は、例えば、気相成長時に成長環境から層内に浸透して来る水素（H）が、添加された第II族不純物を電気的に補償し、不活性化させるためとされている。このため、従来では、第II族不純物を添加した窒化ガリウム系半導体層を形成した後、層内の水素を層外へ出来るだけ逸脱させるために熱処理（例えば、特許文献3参照）を施す技術手段が採られている。その他、第II族不純物を電気的に活性化させる技術手段として荷電粒子照射手段が既知である（例えば、特許文献4参照）。

【特許文献1】特公昭55-3834号公報

【特許文献2】特開昭51-71590号公報

【特許文献3】特開平6-237012号公報

【特許文献4】特開昭53-20882号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところが、第II族元素をp型不純物として添加したGaN系半導体層から全量の水素を除去して得た低抵抗でp型の導電層を利用して、例えば、p n接合型L E Dを構成しても、必ずしも良好な整流特性或いは静電耐圧特性が安定して得られるとは限らない。特に、静電耐圧に関しては、p型GaN系半導体層を設けるための基板として、導電性の例えば、珪素（Si）単結晶（シリコン）、炭化珪素（SiC）、及び砒化ガリウム（GaN）を用いた場合でさえも、必ずしも安定して良好とはならないのが現状である。

【0006】

禁止体幅が広く、且つ高抵抗な層を挿入して、例えば、局所的な耐圧不良（local breakdown）を防止する手段も考慮される。しかし、この様な高抵抗の層を利用して、例えば、オーミック電極を形成するためのコンタクト（contact）層として利用し、其処にオーミック電極を設けて、例えば、GaN系半導体L E DやL Dを構成しても、順方向電圧（Vf）或いは閾値電圧（Vth）が徒に増加してしまう問題点があった。

【0007】

本発明は、上記の様な従来のp型GaN系半導体層を用いて構成された、例えば窒化ガリウム系L E Dに於ける静電耐圧の不安定さや例えば、順方向電圧の増加を克服する目的

でなされたものである。本発明は、特に、第II族不純物が添加されたGaN系半導体層の内部に含まれる水素を、故意に層外へ除去するのではなく、層内の特定領域においてそのまま層内へ残存させ、尚且つ、特定領域状の層（表層部）には、低抵抗の領域（低抵抗層）を設けて、静電耐圧を向上させた、低順方向電圧等を有するGaN系半導体素子を提供する。

【課題を解決するための手段】

【0008】

本発明は上記の課題を解決するためになされたもので以下の各項の発明からなる。

(1) p型不純物を含み、p型の伝導性を示す窒化ガリウム（GaN）系化合物半導体層（p型層）を備えてなる、窒化ガリウム系半導体素子に於いて、p型層は表層部とそれより内部の深底部からなり、深底部はp型不純物と、p型の伝導性を失わない範囲で水素とを共存させた領域であり、表層部は、III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む領域を有することを特徴とするp型層を含む窒化ガリウム系半導体素子。

(2) p型層の深底部の厚さがp型層の厚さの40～99.9%である上記(1)に記載の窒化ガリウム系半導体素子。

(3) p型層の深底部の水素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である上記(1)又は(2)に記載の窒化ガリウム系半導体素子。

【0009】

(4) 深底部の水素濃度が不純物濃度以下であることを特徴とする上記(1)～(3)のいずれかに記載の窒化ガリウム系半導体素子。

(5) III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む領域の厚さがp型層の表面から1～10nmの範囲である上記(1)～(4)のいずれか1項に記載の窒化ガリウム系半導体素子。

(6) p型層の表層部の表面にGaN元素が析出していることを特徴とする上記(1)～(5)のいずれか1項に記載の窒化ガリウム系半導体素子。

(7) p型層の表面に、III族構成元素とV族構成元素とを、非化学論的な原子濃度比率で含む窒化ガリウム系半導体材料が接合されている、ことを特徴とする上記(1)～(6)のいずれか1項に記載のp型層を含む窒化ガリウム系半導体素子。

(8) p型層の表面に接合されている窒化ガリウム系材料が被化学論的な原子比率の燐化ホウ素（BP）である上記(7)に記載の窒化ガリウム系半導体素子。

【発明の効果】

【0010】

本発明に依れば、水素を残留させた高抵抗の領域を層の深底部に内在させ、且つ、その深底部の上方の層の表層部に、非化学量論的な組成を有する領域を設けた、p型不純物を添加したp型GaN系半導体層を利用してGaN系半導体発光素子を形成することとしたので、静電耐圧に優れると共に順方向電圧の低い例えば、GaN系半導体LEDを構成することができる。

【発明を実施するための最良の形態】

【0011】

本発明の窒化ガリウム系半導体素子はp型の伝導性を示す窒化ガリウム（GaN）化合物半導体層（p型層）を備えており、そのp型層は表層部とそれよりも内部の深底部からなり

、その深底部はp型不純物と共に所定の範囲で水素が共存し、また表層部はIII族構成元素とV族構成とを非化学論的な原子濃度比率で含む領域を有していることが特徴である。

半導体素子のその他の構成は従来公知のものをそのまま利用することができる。素子の基板には結晶、望ましくは単結晶からなる基板を用いる。例えば、サファイア、立方晶及び六方晶のSiC等である。さらに、燐化ガリウム（GaN）、GaN、シリコン、酸化亜鉛（ZnO）、GaN単結晶を用いることができる。p型層を、それとは格子整合し

ない結晶基板上に積層するに際しては、シーディングプロセス (Seeding Process: SP) 法 (特開2003-243302号公報) と呼ばれる格子不整合結晶エピタキシャル成長技術を好都合に利用できる。

【0012】

本発明におけるp型層はp型GaN系クラッド層などp型GaN系コンタクト層などp型のGaN系層であれば制限なく適用することができ、これらの層の少なくとも一つの層に適用することができる。

p型層を成長させるには、分子線エピタキシャル (MBE) 、有機金属化学的気相堆積 (MOCVD) 、ハイドライド気相成長 (HVPE) などの気相成長手段を利用することができます。GaN系半導体層を構成する窒素の原料 (窒素源) としてアンモニア、ヒドライジン、アジ化物などを用いることができる。また、第III族構成元素の原料として、トリメチルガリウム、トリエチルガリウム、トリメチルインジウム、トリメチルアルミニウムなどを用いることができる。

【0013】

p型層の気相成長時に添加するp型不純物 (ドーパント) としては、Mg、亜鉛 (Zn) 、ベリリウム (Be) 、カルシウム (Ca) 、ストロンチウム (Sr) 、バリウム (Ba) 、カドミウム (Cd) 、及び水銀 (Hg) 等の第II族元素を例示できる。炭素 (C) 等の第IV族に属する両性 (amphoteric) 不純物もあるが (寺本 巍著、「半導体デバイス概論」、(株) 培風館、1995年3月30日発行、初版、113頁参照) 、Mg等の第II族元素をp型不純物として利用するのが望ましい。

【0014】

Mg等のp型不純物は、p型層内の表層部と深底部でその濃度は殆ど変わらず大凡 $5 \times 10^{18} \text{ cm}^{-3}$ 以上で、 $1 \times 10^{20} \text{ cm}^{-3}$ 以下である。p型層内の表層部には水素は少ないが、深底部には水素がp型の伝導性を失わない範囲で含有している。その量は一般的には 1×10^{18} 以上、好ましくは $1 \times 10^{18} \sim 1 \times 10^{20}$ である。ここでp型の伝導性を失わないとは例えば抵抗値で表せば $10 \mu\Omega$ 程度以下である。p型層の内部のp型不純物及び水素原子の濃度は、一般的な2次イオン質量分析法 (SIMS) 、オージェ (Auger) 電子分光法 (AES) 等の分析手段に依り定量できる。

【0015】

p型層の深底部を含む全体の膜厚 (全厚) は、一般的には $0.5 \mu\text{m}$ 以下であり、望ましくは、 $0.2 \mu\text{m}$ 以下、更に望ましくは、 $0.1 \mu\text{m}$ 以下である。膜厚の下限は 1 nm 程度である。p型層の全厚は、気相成長時に於ける、成長反応系への第III族構成元素の原料の供給時間を調節すれば、制御できる。p型層の全厚は、例えば、光学顕微鏡、走査型電子顕微鏡 (SEM) 、透過型電子顕微鏡 (TEM) 等の観察より知れる。この様な全厚を有するp型層にあって、本発明では、層内の深底部に敢えて、水素を特定の範囲で残存させる。深底部とはp型層の表面からみた奥部であり、図1の例で示すとコンタクト層 $107-1$ の領域である。

【0016】

添加したp型不純物を電気的に不活性化させるために水素を残存させると、順方向電圧 (Vf) や閾値電圧 (Vth) が増加することも考えられるが、膜厚が薄いため現実には殆ど影響がない。深底部の厚さは、p型層の厚さに対して、40%以上で99.9%以下の厚さが好ましく、特にp型層の厚さに対し、70%以上で99.9%以下の領域が更に好ましい。p型層内の表層部と深底部の境界面はp型層で最も高い水素濃度の $2/3$ の濃度の位置としSIMSで判別する。

【0017】

p型不純物と電気的に不活性な複合体を形成している殆ど全ての水素を層外へできるだけ逸脱させる従来の熱処理手段は、本発明に係わる深底部の領域に特定量の水素を残存させる技術手段とは異なるものである。

本発明では、p型不純物を添加してp型不純物を含む層を形成したる後、不活性ガスを主体として構成した雰囲気内に於いて熱処理し、特定量の水素を残存させた領域を形成

することができる。

熱処理は、成長を行った成長炉を用いても良い。冷却を開始する温度がp型不純物を含む層の形成温度である場合、冷却速度が大きい程、水素を残存させた領域の厚みは減少する。また、冷却速度が同一である場合、冷却を開始する温度が高温である程、水素を残存させた領域の厚みは減少する。

【0018】

p型不純物を含む層の冷却は、例えば、窒素(N₂)、アルゴン(Ar)、ヘリウム(He)等の不活性ガスと水素(H₂)ガスとの混合雰囲気内でも実施できる。水素の体積含有率をより大とする雰囲気中で冷却すると、水素を残存させた領域の厚みをより増加させられる。しかし、水素ガスの体積含有率は40%以下とするのが好適である。水素ガスの含有量を極端に大とすると、雰囲気中からp型不純物を含む層の内部へ入り込み水素の量が増えるため、水素を残存させる領域の厚みを良好に制御するに難を来たす。

【0019】

p型層内に特定量の水素を残存させる領域の厚みは、冷却開始温度、冷却速度、及び雰囲気の構成に加え、冷却を行う設備の形状等にも依存して異なるものとなる。このためこれらの条件は一概には規定できないが、MgをドーピングしたGaN層を、その成長温度である1050℃から、窒素95体積% - 水素体積5%の混合雰囲気内で、室温に至る迄、冷却する場合、本発明に係わる水素を残存させた領域を形成するに適する冷却速度は、総じて、毎分40℃以上で120℃以下である。アルミニウム(Al)を含む例えば、Al_{1-x}Ga_yN(0≤x, y≤1, x+y=1)層の場合、冷却速度はより小さい(遅い)場合も許容される。

冷却速度並びに冷却する際の雰囲気ガスの構成を変化させても、p型層内に添加されたp型不純物の原子濃度の分布は、然して変化しない。

【0020】

p型層の層内の全てに水素を残存させると、また低い接触抵抗のオーミック電極の形成を阻害する。これらのことから、p型層を、オーミック電極を形成するためのコンタクト(contact)層等として利用する場合、水素を残留させる領域を深部に設け、一方で表面側は低抵抗としたp型層を用いるのが好都合である。

【0021】

本発明ではp型層内の表面部を低抵抗化(低い順方向電圧)するために表層部の少なくとも一部の領域をIII族元素とV族元素とを非化学量論的な比率で含む層とする。非化学量論的とは、例えばGaNの場合、GaとNの元素比率が1:1からずれていることを云う。化学量論的に組成のずれた低抵抗層は、p型層の表面から深さにして1nmから10nmの範囲に設けるのが望ましい。そして化学量論的な組成は、第III族構成元素を富裕とする側にずれているのが望ましく、さらに表面の1%以上から全面の領域においてGa元素が析出しているのが好ましい。本発明においてGaとNの組成比のずれはGaN化合物としての組成のずれの外、上記のGa元素の析出により、表層部全体として組成がずれる場合も含む。GaNから構成するにあって、化学量論的組成から、ガリウム(Ga)を富裕とする側にずれた組成の低抵抗のp型GaNから低抵抗層を構成する。

【0022】

p型層の表層部に化学量論的組成からずれたp型の低抵抗層を設けるには、例えば、MOCVD法等の気相成長手段によっても形成できる。例えば、p型不純物を含むp型GaN系半導体層を気相成長させるに併せて、所謂、V/III比率を変化させて形成できる。例えば、V/III比率が小となる様に、成長反応系へのV族構成元素の供給量を一定に保ちつつ、一方でIII族構成元素の供給量を増加させて、p型層の低抵抗層を形成する。逆に、III族構成元素の供給量を一定に保ちつつ、V族構成元素の供給量を減少させて、p型層の低抵抗層を形成する。

【0023】

本発明の半導体素子はp型層の表面に、さらに化学量論的組成のずれた例えばp型GaN系半導体層を設けることができる。その方法としては例えば、予め化学量論的な組成か

らすらして得たターゲット材料や蒸着材料を使用して、一般的な高周波スパッタリング手段や蒸着手段で接合させる方法が挙げられる。また、MBE手段などを利用して、Gaを窒素より多量に供給しつつ、p型層の表面に化学量論的素子のずれたp型GaN系半導体層を成長させても良い。p型層内或いはp型層の表面に設けたIII族元素とV族元素の化学量論的なずれの量は、ごく僅かである。

【0024】

p型層の表面に接合させる非化学量論的な組成の材料は、p型層と同一のGaN系半導体材料と同一の材料から構成する必要は必ずしもない。例えば、水素原子を残留させてなる高抵抗の領域を内包するp型 $A_{1-x}G_aY_N$ ($0 \leq X, Y \leq 1, X + Y = 1$) 層の表面に、例えば、非化学量論的な組成のp型燐化硼素(BP)系化合物半導体層を接合させても構わない。その他にGaN、 A_1G_aN なども使用できる。特に、III族元素である硼素(B)を燐(P)に対し富裕に含む、単量体の燐化硼素(BP)からはアンドープで低抵抗のp型導電層を容易に構成できるので便利である。このBP等の厚さは $0.01\mu m$ ～ $1\mu m$ が好ましい。

前述したp型層の表面に化学量論的に組成のずれたp型のGaN系半導体層を設ける方法は、またBP層の表層部の生成に用いることも可能である。

【0025】

表層部を非化学当量的組成として低抵抗化した領域、或いは表面に接合させた非化学量論的な組成の低抵抗層は、その上に、低接触抵抗のp型オーミック電極を形成する上で優位に作用する。従って、順方向電圧の低いLEDを供給するのに効果がある。

【0026】

(作用)

p型不純物を添加したGaN系半導体層内に残存させた水素は、同層の内部に高抵抗の領域を創出する作用を有し、耐静電圧特性を向上させる。

残存させた水素によって形成される高抵抗領域の上方のp型層の表層部に設けた非化学量論的な組成からなるIII-V族元素層は、表層部を低抵抗化させる作用を有する。

p型層の表面に接合させて設けた非化学量論的な組成からなるIII-V族元素層は、電極の接触抵抗を低下させる作用を有する。

【実施例】

【0027】

(実施例1)

本実施例では、p型層内に水素を残留させた領域(深底部)と、非化学的量論組成からなる領域を含む表層部を設けたp型GaN系半導体層を用いてGaN系半導体LEDを構成する場合を例にして本発明の内容を具体的に説明する。

【0028】

図1に本実施例に記載のLEDを作製するために使用した積層構造体11の断面模式図を示す。また、図2には、積層体11の上に電極を付けたLED10の平面模式図を示す。

【0029】

積層構造体11は、基板101としたサファイアのc面((0001)結晶面)上に、順次、アンドープGaN層(層厚=2 μm)102、珪素(Si)ドープn型GaN層(層厚=2 μm 、キャリア濃度=1×10¹⁹cm⁻³)103、Siドープn型 $A_{1.07}G_{0.93}N$ クラッド層(層厚=12.5nm、キャリア濃度=1×10¹⁸cm⁻³)104、6層のSiドープGaN障壁層(層厚=14.0nm、キャリア濃度=1×10¹⁸cm⁻³)と5層のアンドープIn_{0.20}Ga_{0.80}Nの井戸層(層厚=2.5nm)から多重量子構造の発光層105、Mgドープp型 $A_{1.0.07}G_{0.93}N$ クラッド層(層厚=10nm)106、及びMgドープGaNコンタクト層(層厚=100nm)107を積層して構成した。上記の積層構造体11の各構成層102～107は、一般的な減圧MOCVD手段で成長させた。

【0030】

特に、MgドープGaNコンタクト層107は以下の手順に依り成長させた。

(1) MgドープのAl_{0.07}Ga_{0.93}Nクラッド層106の成長が終了した後、成長反応炉内の圧力を 2×10^4 パスカル(Pa)とした。

(2) トリメチルガリウム((CH₃)₃Ga)とアンモニア(NH₃)を原料とし、ビスシクロペンタマグネシウム(bis-(C₅H₅)₂Mg)をMgのドーピング源として、1050℃でMgドープGaN層の気相成長を開始した。

(3) トリメチルガリウムとアンモニアとMgのドーピング源とを、成長反応炉内へ4分間に亘り継続して供給して、層厚を80nmとするMgドープp型GaN層を成長させた。この際、V/III(=NH₃/(CH₃)₃Ga)比率は 1.9×10^4 とした。これにより深底部107-1を形成した。

(4) 次に、トリメチルガリウムの供給量を変化させずに、アンモニアの流量を急激に減少させて、V/III比率を 9×10^3 とし、30秒間に亘り成長を継続して、Gaを富化とする非化学量論的な組成のGaN層を表層部107-2として成長させた。

(5) トリメチルガリウムとbis-(C₅H₅)₂Mgの成長反応炉内への供給を停止し、Mgドープp型GaN層の成長を停止した。

【0031】

Mgドープp型GaN層107の気相成長を終了させた後、直ちに、基板101の加熱するために利用していた、高周波誘導加熱式ヒータへの通電を停止した。これより、各構成層102～107を気相成長させた成長反応炉内で積層構造体11を1050℃から冷却し始めた。冷却時の雰囲気は、積層構造体11の各構成層を気相成長させるに使用した水素キャリアガスに、窒素を混合させて構成した。窒素と水素の混合比率は、体積比率で95:5とした。1050℃から室温に至る迄、平均して毎分50℃の速度で降温した。

【0032】

室温迄、冷却後、成長反応炉より積層構造体11を取り出し、MgドープGaN層107内のマグネシウム及び水素の原子濃度を一般的なSIMS分析法で定量した。Mg原子は、 7×10^{19} cm⁻³の濃度で、表面から深さ方向に略一定の濃度で分布していた。一方、水素原子は、表層で多少、少なくなっているものの、表面から深さ30nmより深部では 6×10^{19} cm⁻³の略一定の濃度で存在していた。このため、この領域では、殆どのMg原子が水素原子に因り電気的に不活性化されているため、高抵抗となっていた。MgドープGaN層107の表層部の表面にはGa元素が析出しており、これを含めて表層部にはGaとNの元素比率が1:1よりGaが多くなっていた。Ga元素が表面に析出していることにより、電極との接触抵抗を下げるこもできた。

【0033】

上記のMgドープp型GaN層107を備えた積層構造体11を用いてLED10を作製した。先ず、n型オーミック電極108を形成する予定の領域に一般的なドライエッチングを施し、その領域に限り、SiドープGaN層103の表面を露出させた。露出させた表面部分には、チタン(Ti)/アルミニウム(Al)を重層させてなるn型オーミック電極108を形成した。その他の領域に在る、表層部を、Gaを富化とする非化学量論的な組成とするMgドープp型GaN層107の表面の略全域には、発光層からの発光をサファイア基板101側へ反射する機能を持たせた、白金(Pt)膜/ロジウム(Rh)膜/金(Au)膜を重層させたp型オーミック電極109を形成した。Mgドープp型GaN層107の表面と接触する金属膜は白金膜とした。

【0034】

p型及びn型のオーミック電極108, 109を形成した後、サファイア基板101の裏面を、ダイヤモンド微粒などの砥粒を使用して研削し、基板101を約350μmから約85μmに薄板化した。最終的には、精密研磨により基板裏面を鏡面に仕上げた。その後、積層構造体11を裁断し、350μm角の正方形の個別のLED10へと分離した。次に、サブマウントに、オーミック電極108, 109を各々、接着して、フリップ(flip)型のチップとした。更にそれをリードフレーム上に載置した後、金(Au)線でリードフレームと結線した。

【0035】

フリップ型にマウントしたLEDのp側およびn側のオームイック電極108, 109間に順方向電流を流して電気的特性及び発光特性を評価した。順方向電流を20mAとした際の順方向電圧(Vf)は3.1Vであった。また、サファイア基板101より外部へ透過して来る発光の波長は455nmであった。また、一般的な積分球で測定された発光出力は10mWであった。この様な特性を示すLEDは、直径2インチの円形基板101の略全面に形成された外観不良品を除く約10000個のLEDについて、ばらつきなく得られた。

【0036】

また、LED10について、簡易な静電破壊試験を実施した。静電気が突発的に印加されるのを想定して、パルス(pulse)電圧を電極間に瞬間に加え、その後、逆方向での電極間ショート(短絡)の有無を調査した。100個の検体の内、1000Vのパルス電圧印加で破壊されるLEDチップは、1個であった。即ち、逆方向電圧(Vr)の不良発生率は、1%であった。

【0037】

(実施例2)

実施例2では、実施例1に記載したのと同一の積層構造体の表面に、非化学量論的な組成を有する材料を接合させて設けて、LEDを構成する場合を例にして、本発明の内容を説明する。

【0038】

図3に、本実施例に記載のLED20の断面模式図を示す。図1及び図2に掲示したのと同一の構成要素については同一の符号を付して、その説明を省略する。

【0039】

Mgドープp型GaN層107の気相成長を終了させた後、直ちに、基板101の加熱するために利用していた、高周波誘導加熱式ヒータへの通電を停止した。これより、各構成層102～107を気相成長させた成長反応炉内で積層構造体11を1050℃から冷却し始めた。冷却時の雰囲気は、積層構造体11の各構成層を気相成長させるに使用した水素キャリアガスに、窒素を混合させて構成した。窒素と水素の混合比率は、体積比率で9:1とした。1050℃から850℃に至る迄、毎分120℃の速度で降温した。

【0040】

次に、積層構造体11の温度を850℃に保持したままで、一般的な常圧(略大気圧)MOCVD手段により、Mgドープp型GaN層107の表面に、アンドープの燐化硼素(BP)層110を気相成長させた。燐化硼素層110は、トリエチル硼素((C₂H₅)₃B)とホスフィン(PH₃)ガスを原料として成長させた。成長時のV/III比率(=PH₃/(C₂H₅)₃B比率)は、硼素(B)を富める燐化硼素層110を形成するため、10とした。アンドープの燐化硼素層110はp型の伝導を呈し、室温でのキャリア(正孔)濃度は1×10¹⁹cm⁻³で、抵抗率は5×10⁻²Ω·cmの低抵抗層となった。燐化硼素層110の化学量論的からのずれは、格子定数の差異からして0.5%程度であった。非化学量論的な組成のアンドープの燐化硼素層110の層厚は、0.1μmとした。

【0041】

SIMS分析に依れば、水素原子は、Mgドープp型GaN層107の表面から深さ15nmまでは3×10¹⁹cm⁻³で、深さ15nmより深部では6×10¹⁹cm⁻³の略一定の濃度で存在していた。一方、Mg原子は、同層107の表面から深さ方向に略一定の7×10¹⁹cm⁻³の濃度で存在した。即ち、下層106との接合界面から層厚の増加方向に85nmの厚さに至るMgドープp型GaN層107の深底部には、Mgと水素の原子が略同一の濃度で存在する高抵抗領域が形成されていた。Mgドープp型GaN層107の電流-電圧(I-V)特性から高抵抗領域の抵抗率は約10Ω·cmであると推定された。

【0042】

実施例1に記載したのと同様に、n型オーミック電極108をn型GaN層103に設けた。一方のp型オーミック電極109は非化学量論的な組成のアンドープ焼化硼素層に設けて図3に断面図で示す積層体20を構成した。フリップ型にマウントした積層体20のp側およびn側のオーミック電極108、109間に順方向電流を流して電気的特性及び発光特性を評価した。順方向電流を20mAとした際の順方向電圧(Vf)は3.0Vであり、実施例1のLEDチップ10より低値となった。また、サファイア基板101より外部へ透過して来る発光の波長は455nmであった。また、一般的な積分球で測定された発光出力は12mWであった。この様な特性を示すLEDは、直径2インチの円形基板101の略全面に形成された外観不良品を除く約10000個のLEDについて、ばらつきなく得られた。

【0043】

また、積層体20について、簡易な静電破壊試験を実施した。静電気が突発的に印加されるのを想定して、パルス(pulse)電圧を電極間に瞬間に加え、その後、逆方向での電極間ショート(短絡)の有無を調査した。100個の検体の内、1000Vのパルス電圧印加で破壊されるLEDチップは、1個であった。即ち、逆方向電圧(Vr)の不良発生率は、1%であった。

【産業上の利用可能性】

【0044】

本発明の半導体素子は発光ダイオード、レーザーダイオードやp-i-n型受光素子等に利用される。

【図面の簡単な説明】

【0045】

【図1】実施例1に記載の積層構造体の積層構成を示す断面模式図である。

【図2】実施例1に記載のLEDの平面模式図である。

【図3】実施例2に記載の積層構造体の断面模式図である。

【符号の説明】

【0046】

10 LED

11、20 積層構造体

101 結晶基板

102 アンドープGaN層

103 n型GaN層

104 n型AlGaNクラッド層

105 多重量子井戸構造発光層

106 p型AlGaNクラッド層

107 p型GaNコンタクト層

107-1 p型GaNコンタクト層の表層部

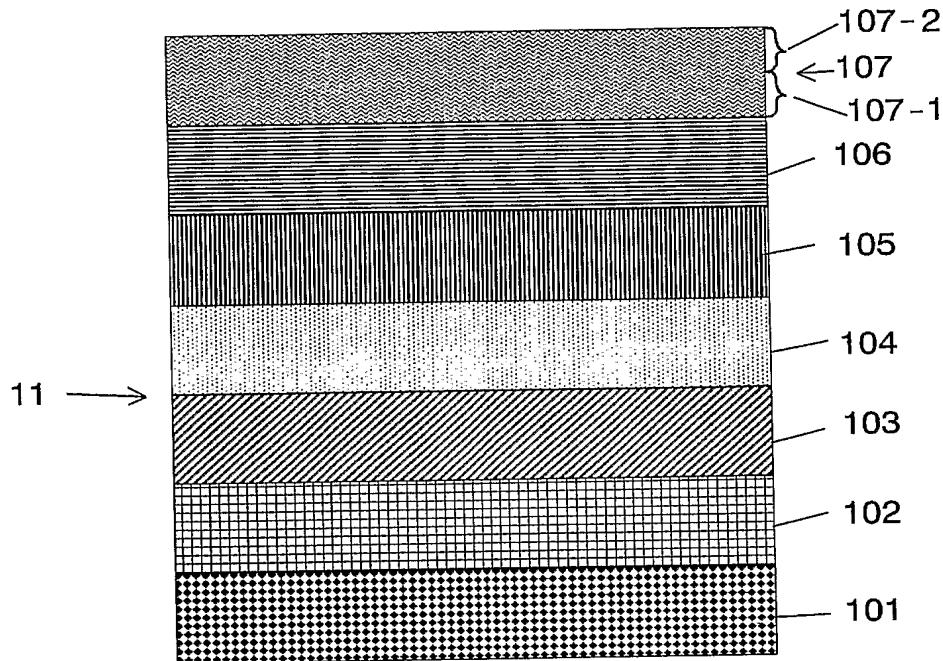
107-2 p型GaNコンタクト層の深底部

108 n型オーミック電極

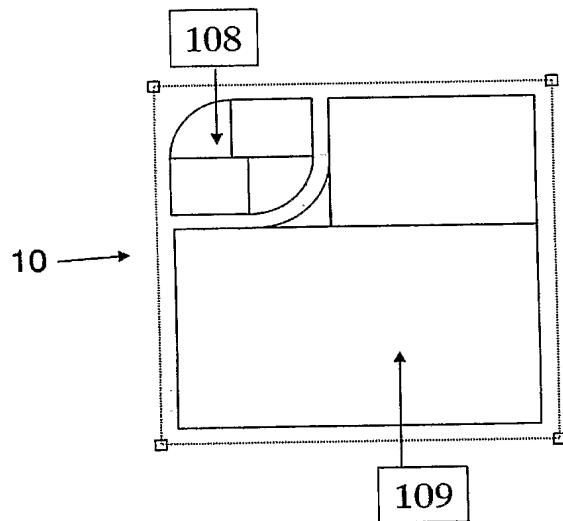
109 p型オーミック電極

110 非化学量論的な焼化ホウ素層

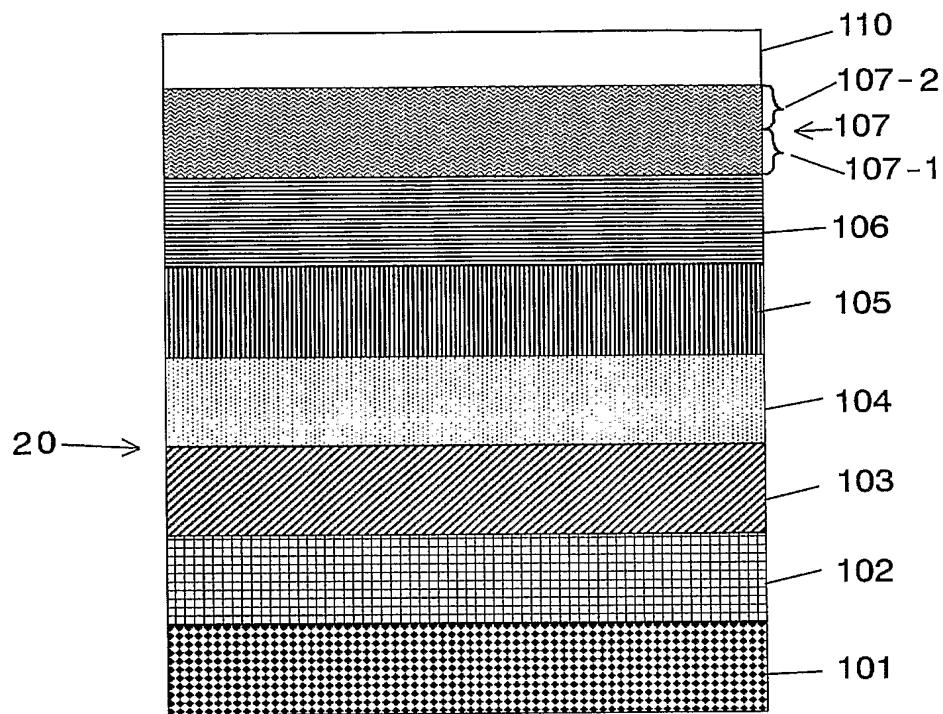
【書類名】 図面
【図 1】



【図 2】



【図3】



【書類名】要約書

【要約】

【課題】p型不純物が添加されたp型GaN系半導体層を利用して、静電耐圧特性に優れ、且つ順方向電圧の低いGaN系化合物半導体素子を提供する。

【解決手段】p型GaN系化合物半導体層（p型層）深底部に水素を残留させて、高抵抗となした領域を内在し、且つ表層部に非化学量論的な組成からなる領域を設けたp型GaN系半導体層を用いて素子を構成する。また、p型層の表面に非化学量論的な組成の低抵抗材料を接合させたp型層を利用して構成しても良い。

【選択図】 図1

特願 2004-060585

出願人履歴情報

識別番号 [000002004]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住所 東京都港区芝大門1丁目13番9号
氏名 昭和電工株式会社